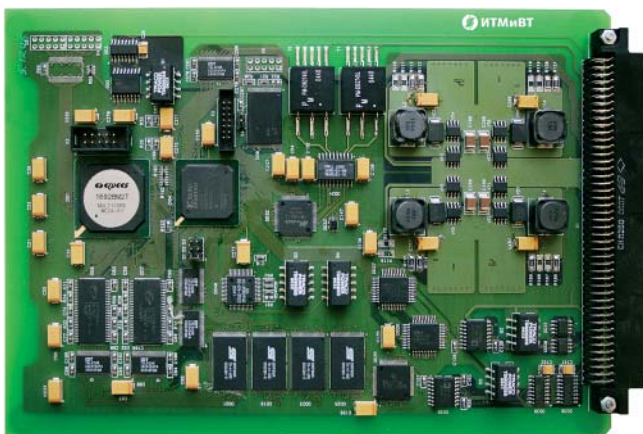


## Процессорный модуль для цифровой системы автоматического управления газотурбинным двигателем (САУ ГТД)

Процессорный модуль предназначен для установки в бортовые системы управления, системы регулирования и системы диагностики силовых установок самолетов следующих поколений как гражданского, так и военного назначения.



### Архитектура процессорного модуля

В состав архитектуры процессорного модуля входит:

- центральный процессор MC-24 работающий на частоте 100 МГц и имеющий двухядерную архитектуру с универсальным и сигнальным процессором на одном кристалле (производство компании «Элвис»);
- FLASH-память для программ (16 Мб) и параметров (4 Мб);
- ОЗУ 16 Мб;
- последовательные интерфейсы устройств ввода/вывода: ARINC-429, CAN, MIL-STD-1553B, RS-232, QSPI (8 МГц);
- ПЛИС, реализующая развитую логику ввода/вывода дискретных и частотных сигналов, сторожевой таймер, контроллер прерываний и буферные каскады коммуникационных каналов.

Дополнительно в контроллере реализован аппаратный Watchdog и расширенный контроллер прерываний (до 26 источников). Все логические уровни — 3,3 В. Устройство работоспособно в диапазоне температур (-40° ... +85° С).

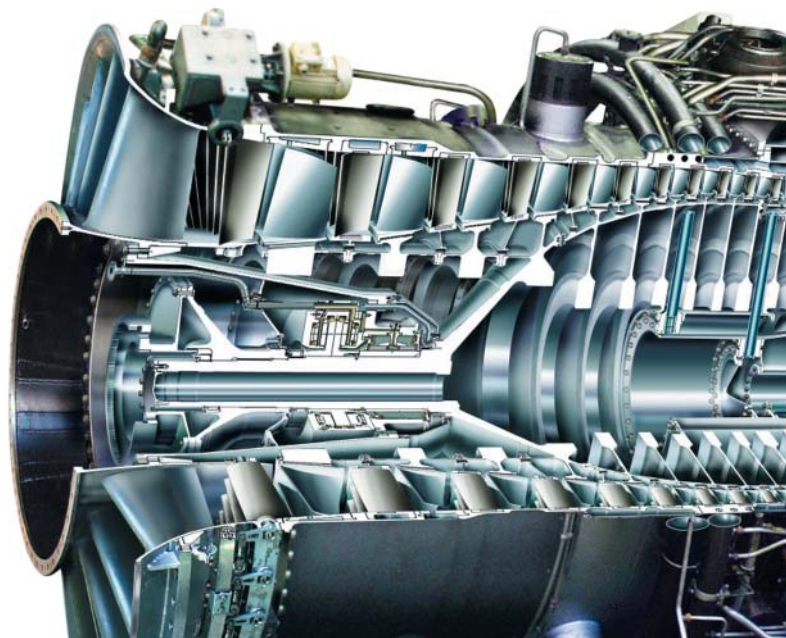
### Краткие технические характеристики

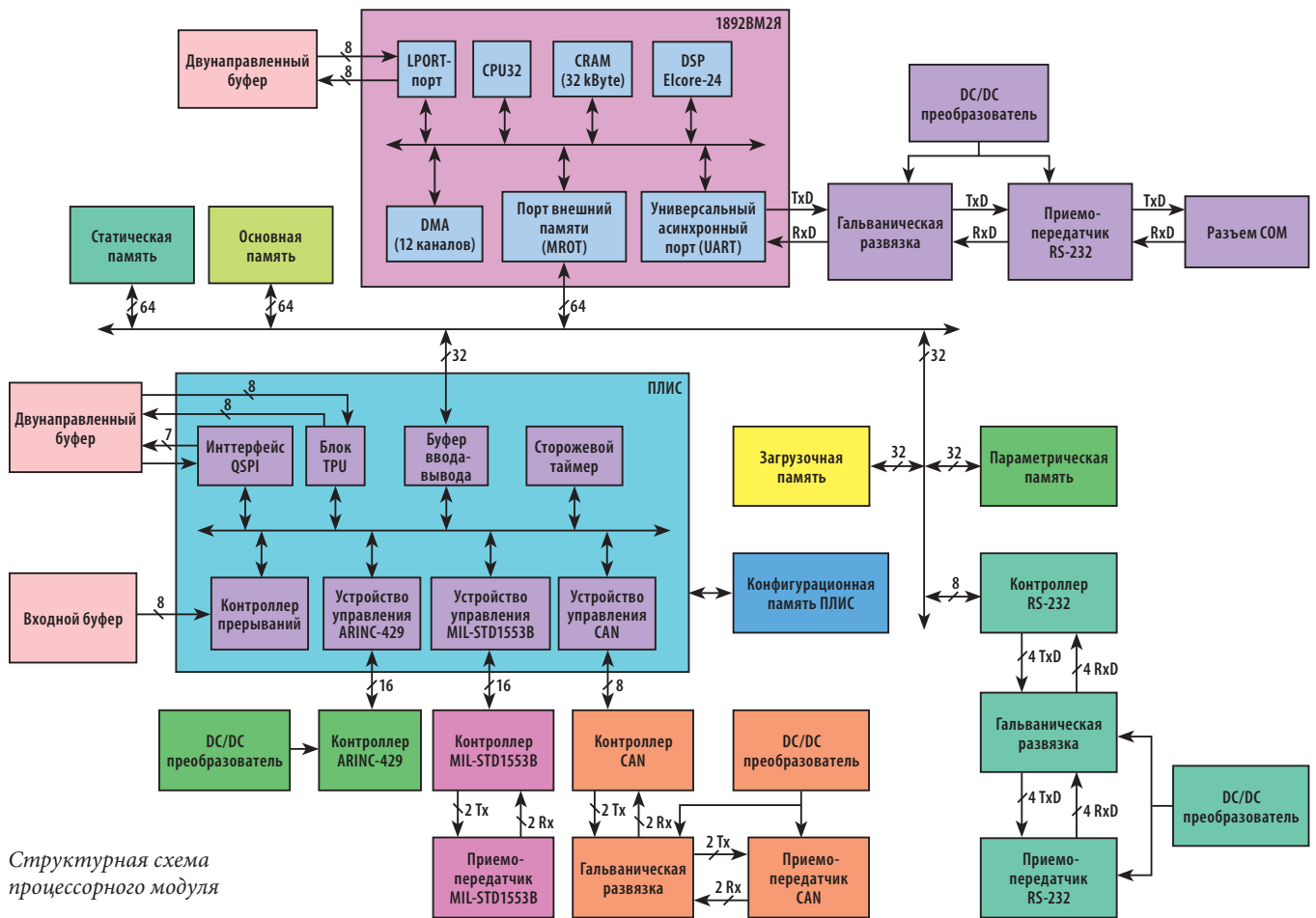
Процессорный модуль содержит полный набор цифровых интерфейсов, предназначенных для организации и поддержки обмена данными с другими информационными системами самолета. В его состав входит: мультиплексные каналы MIL-STD1553B и ARINC 429, два канала CAN и 4 технологических канала RS-232, служащих для подключения к двигателю системы диагностики на базе персонального компьютера.

Для разгрузки центрального процессора от выполнения однотипных операций, связанных с обработкой большого массива низкоприоритетных данных, в процессорный модуль интегрирована ПЛИС, которая позволяет на аппаратном уровне обработать эти данные, тем самым возможно существенно повысить производительность модуля и удовлетворить жестким требованиям к скорости реакции системы на внешнее воздействие.

В свою очередь, в состав ПЛИС входят сопроцессор обработки временных сигналов TPU, 32-канальный последовательный порт QSPI, дополнительный сторожевой таймер для внешнего контроля процессора, дополнительные входы прерывания с каскадированием, блоки поддержки контроллеров ARINC429, MIL-STD1553B и CAN для увеличения общей производительности системы.

Управление процессорным модулем осуществляется операционной системой QNX версии 6, адаптированной под контроллер компанией «СВД — Встраиваемые системы». Процессорный модуль поставляется с полным комплектом драйверов всех внешних устройств, реализованных как для работы под управлением ОС QNX, так и под управлением своей специализированной операционной системы.





Структурная схема процессорного модуля

## Интерфейсы ввода-вывода

Интерфейс **MIL-STD1553B** обеспечивает:

- режим терминала (оконечного устройства);
- передачу данных по основному и резервному каналам.

Интерфейс **ARINC-429** обеспечивает:

- режим выдачи и приема данных;
- размер приемного и передающего буфера FIFO — по 512 слова;
- скорость передачи — 12,5 кбит/с и 100 кбит/с.

Интерфейс **RS-232** обеспечивает:

- скорость передачи данных от 300 бод до 115200 бод;
- число информационных бит от 5 до 8;
- количество стоп-бит от 1 до 2;
- наличие/отсутствие бита чётности;
- размер приемного и передающего FIFO 64 байта.

Интерфейс **CAN** обеспечивает:

- поддержку протокола версии 2.0A (B);
- размер буфера FIFO на прием и на передачу — по 32 сообщения;
- поддержку 29-и и 11-и битного идентификатора;
- программируемую скорость передачи до 1 Мбит/с.

Интерфейс **QSPI** обеспечивает:

- режим Master;
- адресацию до 32 устройств;
- общий для всех устройств буфер FIFO — по 128 слов на прием и на передачу;
- тактовую частоту интерфейса — до 8 МГц;
- фиксацию данных — по фронту тактового сигнала, а изменение — по спаду.

## ПЛИС

**Контроллер прерываний поддерживает:**

- до 24 источников прерываний, 8 из них могут быть сконфигурированы в качестве внешних источников прерываний;
- настройку полярности прерывания от внешнего источника по переднему или заднему фронту.

**Сторожевой таймер обеспечивает:**

- контроль логики включения питания процессора;
- «привязку» процессора к своей временной базе;
- сброс процессора при его некорректной работе со сторожевым таймером;
- восстановление работы системы при корректной работе процессора после сброса.

## Перспективы использования

- в качестве универсального технологического контроллера авиационных интерфейсов, служащего для тестирования и обслуживания бортовых авиационных систем и сетей;
- в качестве промышленного контроллера, предназначенного для построения автоматизированных систем управления технологическими процессами (АСУ ТП) энергетических установок, корабельных систем управления, систем автоматизации испытательных стендов и т.д.

